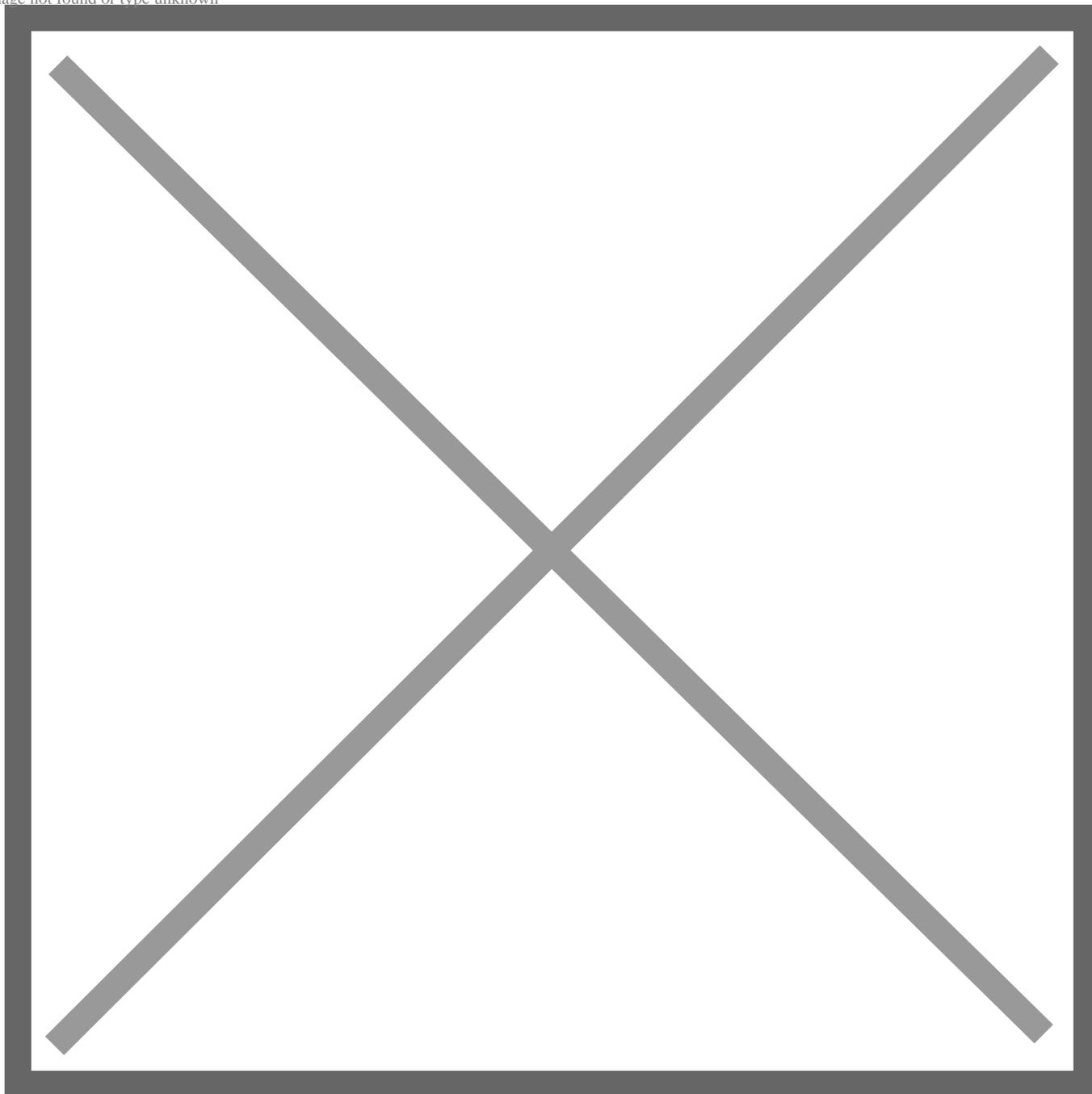


M3202A Генератор сигналов произвольной формы в формате PXIe, 1 Гвыб./с, 14 бит, 400 МГц

Image not found or type unknown



Производитель:

Keysight Technologies

Цена:

Цена по запросу

Описание

Описание

Модуль Keysight M3202A представляет собой генератор сигналов произвольной формы в формате PXIe, который идеально подходит для использования в автоматизированных испытательных системах, в области квантовых вычислений и исследованиях систем Massive MIMO. Он обеспечивает высокую плотность каналов и высокое качество выходного сигнала благодаря низкому уровню фазовых шумов. Дополнительная функция создания последовательностей в режиме реального времени, поддержка синхронизации между модулями и графическая среда разработки ПЛИС расширяют возможности прибора по созданию множества различных решений, включая аппаратно-программное тестирование (Hardware-in-the-Loop, HIL) и многоканальное формирование когерентных сигналов.

Модуль M3202A заменяет выпускавшиеся ранее модели Signadyne AWG-H3383, AWG-H3344, AWG-H3384, AWG-H3343, AWG-H3383F, AWG-H3344F, AWG-H3384F и AWG-H3343F.

Ключевые возможности и технические характеристики

Области применения

- Системы связи
- Исследования систем Massive MIMO
- Квантовые вычисления
- Рентгенография

Функциональные возможности

- Генератор сигналов произвольной формы в формате PXIe, 1 слот, 2 или 4 канала
- Частота дискретизации 1 Гвыб./с, разрешение 14 бит, диапазон частот 400 МГц
- Высокое качество выходного сигнала благодаря низкому уровню фазовых шумов
- Включает генератор сигналов стандартной формы (синус, меандр, треугольный, сигнал постоянного напряжения), амплитудная, частотная и фазовая модуляция

Основные характеристики

- Глубина памяти до 2 Гбайт (примерно 1 Гвыб.)
- Опция одновременной амплитудной и фазовой модуляции выходного сигнала (опция DM1)
- Опция создания последовательностей в режиме реального времени с использованием среды разработки HVI (опция HV1), обеспечивающая возможность многоканального формирования когерентных сигналов
- Опция графической среды разработки ПЛИС (опция FP1), не требующая знания технологии ПЛИС